

Boston, USA, January 15-19, 2001

Agenda Item: AH21
Source: CWTS/CATT
To: TSG RAN WG1
Title: Timeslot formats for 1.28Mcps TDD
Document for: Decision

1. Summary

Due to the different midamble length, burst structure and modulation method, the timeslot format of 1.28Mcps TDD is different to that of the 3.84Mcps TDD. The detail time slot format for 1.28Mcps TDD is given in this Tdoc.

2. Proposal

It's proposed to discuss and include the following text proposal into the clause 6.2.2.4 'Timeslot format' of working CR of TS25.221.

6.2.2.4 Timeslot formats

6.2.2.4.1 time slot formats for QPSK

6.2.2.4.1.1 Downlink timeslot formats

Table : Time slot formats for the Downlink

<u>Slot Format #</u>	<u>Spreading Factor</u>	<u>Midamble length (chips)</u>	<u>N_{TFCI} (bits)</u>	<u>N_{SS} & N_{TPC} (bits)</u>	<u>Bits/slot</u>	<u>N_{Data/Slot} (bits)</u>	<u>N_{data/data field(1)} (bits)</u>	<u>N_{data/data field(2)} (bits)</u>
<u>0</u>	<u>16</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>88</u>	<u>88</u>	<u>44</u>	<u>44</u>
<u>1</u>	<u>16</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>88</u>	<u>86</u>	<u>42</u>	<u>44</u>
<u>2</u>	<u>16</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>88</u>	<u>84</u>	<u>42</u>	<u>42</u>
<u>3</u>	<u>16</u>	<u>144</u>	<u>16</u>	<u>0 & 0</u>	<u>88</u>	<u>80</u>	<u>40</u>	<u>40</u>
<u>4</u>	<u>16</u>	<u>144</u>	<u>32</u>	<u>0 & 0</u>	<u>88</u>	<u>72</u>	<u>36</u>	<u>36</u>
<u>5</u>	<u>16</u>	<u>144</u>	<u>0</u>	<u>2 & 2</u>	<u>88</u>	<u>84</u>	<u>44</u>	<u>40</u>
<u>6</u>	<u>16</u>	<u>144</u>	<u>4</u>	<u>2 & 2</u>	<u>88</u>	<u>82</u>	<u>42</u>	<u>40</u>
<u>7</u>	<u>16</u>	<u>144</u>	<u>8</u>	<u>2 & 2</u>	<u>88</u>	<u>80</u>	<u>42</u>	<u>38</u>
<u>8</u>	<u>16</u>	<u>144</u>	<u>16</u>	<u>2 & 2</u>	<u>88</u>	<u>76</u>	<u>40</u>	<u>36</u>
<u>9</u>	<u>16</u>	<u>144</u>	<u>32</u>	<u>2 & 2</u>	<u>88</u>	<u>68</u>	<u>36</u>	<u>32</u>
<u>10</u>	<u>1</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>1408</u>	<u>1408</u>	<u>704</u>	<u>704</u>
<u>11</u>	<u>1</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>1408</u>	<u>1406</u>	<u>702</u>	<u>704</u>
<u>12</u>	<u>1</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>1408</u>	<u>1404</u>	<u>702</u>	<u>702</u>
<u>13</u>	<u>1</u>	<u>144</u>	<u>16</u>	<u>0 & 0</u>	<u>1408</u>	<u>1400</u>	<u>700</u>	<u>700</u>
<u>14</u>	<u>1</u>	<u>144</u>	<u>32</u>	<u>0 & 0</u>	<u>1408</u>	<u>1392</u>	<u>696</u>	<u>696</u>
<u>15</u>	<u>1</u>	<u>144</u>	<u>0</u>	<u>2 & 2</u>	<u>1408</u>	<u>1404</u>	<u>704</u>	<u>700</u>
<u>16</u>	<u>1</u>	<u>144</u>	<u>4</u>	<u>2 & 2</u>	<u>1408</u>	<u>1402</u>	<u>702</u>	<u>700</u>
<u>17</u>	<u>1</u>	<u>144</u>	<u>8</u>	<u>2 & 2</u>	<u>1408</u>	<u>1400</u>	<u>702</u>	<u>698</u>
<u>18</u>	<u>1</u>	<u>144</u>	<u>16</u>	<u>2 & 2</u>	<u>1408</u>	<u>1396</u>	<u>700</u>	<u>696</u>

Slot Format #	Spreading Factor	Midamble length (chips)	N_{TFCI} (bits)	N_{SS} & N_{TPC} (bits)	Bits/slot	$N_{Data/Slot}$ (bits)	$N_{data/data\ field(1)}$ (bits)	$N_{data/data\ field(2)}$ (bits)
<u>19</u>	<u>1</u>	<u>144</u>	<u>32</u>	<u>2 & 2</u>	<u>1408</u>	<u>1388</u>	<u>696</u>	<u>692</u>
<u>20</u>	<u>1</u>	<u>144</u>	<u>0</u>	<u>32 & 32</u>	<u>1408</u>	<u>1344</u>	<u>704</u>	<u>640</u>
<u>21</u>	<u>1</u>	<u>144</u>	<u>4</u>	<u>32 & 32</u>	<u>1408</u>	<u>1342</u>	<u>702</u>	<u>640</u>
<u>22</u>	<u>1</u>	<u>144</u>	<u>8</u>	<u>32 & 32</u>	<u>1408</u>	<u>1340</u>	<u>702</u>	<u>638</u>
<u>23</u>	<u>1</u>	<u>144</u>	<u>16</u>	<u>32 & 32</u>	<u>1408</u>	<u>1336</u>	<u>700</u>	<u>636</u>
<u>24</u>	<u>1</u>	<u>144</u>	<u>32</u>	<u>32 & 32</u>	<u>1408</u>	<u>1328</u>	<u>696</u>	<u>632</u>

6.2.2.4.1.2 Uplink timeslot formats

Table : Time slot formats for the Uplink

Slot Format #	Spreading Factor	Midamble length (chips)	N_{TFCI} (bits)	N_{SS} & N_{TPC} (bits)	Bits/slot	$N_{Data/Slot}$ (bits)	$N_{data/data\ field(1)}$ (bits)	$N_{data/data\ field(2)}$ (bits)
<u>0</u>	<u>16</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>88</u>	<u>88</u>	<u>44</u>	<u>44</u>
<u>1</u>	<u>16</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>88</u>	<u>86</u>	<u>42</u>	<u>44</u>
<u>2</u>	<u>16</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>88</u>	<u>84</u>	<u>42</u>	<u>42</u>
<u>3</u>	<u>16</u>	<u>144</u>	<u>16</u>	<u>0 & 0</u>	<u>88</u>	<u>80</u>	<u>40</u>	<u>40</u>
<u>4</u>	<u>16</u>	<u>144</u>	<u>32</u>	<u>0 & 0</u>	<u>88</u>	<u>72</u>	<u>36</u>	<u>36</u>
<u>5</u>	<u>16</u>	<u>144</u>	<u>0</u>	<u>2 & 2</u>	<u>88</u>	<u>84</u>	<u>44</u>	<u>40</u>
<u>6</u>	<u>16</u>	<u>144</u>	<u>4</u>	<u>2 & 2</u>	<u>88</u>	<u>82</u>	<u>42</u>	<u>40</u>
<u>7</u>	<u>16</u>	<u>144</u>	<u>8</u>	<u>2 & 2</u>	<u>88</u>	<u>80</u>	<u>42</u>	<u>38</u>
<u>8</u>	<u>16</u>	<u>144</u>	<u>16</u>	<u>2 & 2</u>	<u>88</u>	<u>76</u>	<u>40</u>	<u>36</u>
<u>9</u>	<u>16</u>	<u>144</u>	<u>32</u>	<u>2 & 2</u>	<u>88</u>	<u>68</u>	<u>36</u>	<u>32</u>
<u>10</u>	<u>8</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>176</u>	<u>176</u>	<u>88</u>	<u>88</u>
<u>11</u>	<u>8</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>176</u>	<u>174</u>	<u>86</u>	<u>88</u>
<u>12</u>	<u>8</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>176</u>	<u>172</u>	<u>86</u>	<u>86</u>
<u>13</u>	<u>8</u>	<u>144</u>	<u>16</u>	<u>0 & 0</u>	<u>176</u>	<u>168</u>	<u>84</u>	<u>84</u>

<u>Slot Format #</u>	<u>Spreading Factor</u>	<u>Midamble length (chips)</u>	<u>N_{TFCI} (bits)</u>	<u>N_{SS} & N_{TPC} (bits)</u>	<u>Bits/slot</u>	<u>N_{Data/Slot} (bits)</u>	<u>N_{data/data field(1)} (bits)</u>	<u>N_{data/data field(2)} (bits)</u>
<u>14</u>	<u>8</u>	<u>144</u>	<u>32</u>	<u>0 & 0</u>	<u>176</u>	<u>160</u>	<u>80</u>	<u>80</u>
<u>15</u>	<u>8</u>	<u>144</u>	<u>0</u>	<u>2 & 2</u>	<u>176</u>	<u>172</u>	<u>88</u>	<u>84</u>
<u>16</u>	<u>8</u>	<u>144</u>	<u>4</u>	<u>2 & 2</u>	<u>176</u>	<u>170</u>	<u>86</u>	<u>84</u>
<u>17</u>	<u>8</u>	<u>144</u>	<u>8</u>	<u>2 & 2</u>	<u>176</u>	<u>168</u>	<u>86</u>	<u>82</u>
<u>18</u>	<u>8</u>	<u>144</u>	<u>16</u>	<u>2 & 2</u>	<u>176</u>	<u>164</u>	<u>84</u>	<u>80</u>
<u>19</u>	<u>8</u>	<u>144</u>	<u>32</u>	<u>2 & 2</u>	<u>176</u>	<u>156</u>	<u>80</u>	<u>76</u>
<u>20</u>	<u>8</u>	<u>144</u>	<u>0</u>	<u>4 & 4</u>	<u>176</u>	<u>168</u>	<u>88</u>	<u>80</u>
<u>21</u>	<u>8</u>	<u>144</u>	<u>4</u>	<u>4 & 4</u>	<u>176</u>	<u>166</u>	<u>86</u>	<u>80</u>
<u>22</u>	<u>8</u>	<u>144</u>	<u>8</u>	<u>4 & 4</u>	<u>176</u>	<u>164</u>	<u>86</u>	<u>78</u>
<u>23</u>	<u>8</u>	<u>144</u>	<u>16</u>	<u>4 & 4</u>	<u>176</u>	<u>160</u>	<u>84</u>	<u>76</u>
<u>24</u>	<u>8</u>	<u>144</u>	<u>32</u>	<u>4 & 4</u>	<u>176</u>	<u>152</u>	<u>80</u>	<u>72</u>
<u>25</u>	<u>4</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>352</u>	<u>352</u>	<u>176</u>	<u>176</u>
<u>26</u>	<u>4</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>352</u>	<u>350</u>	<u>174</u>	<u>176</u>
<u>27</u>	<u>4</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>352</u>	<u>348</u>	<u>174</u>	<u>174</u>
<u>28</u>	<u>4</u>	<u>144</u>	<u>16</u>	<u>0 & 0</u>	<u>352</u>	<u>344</u>	<u>172</u>	<u>172</u>
<u>29</u>	<u>4</u>	<u>144</u>	<u>32</u>	<u>0 & 0</u>	<u>352</u>	<u>336</u>	<u>168</u>	<u>168</u>
<u>30</u>	<u>4</u>	<u>144</u>	<u>0</u>	<u>2 & 2</u>	<u>352</u>	<u>348</u>	<u>176</u>	<u>172</u>
<u>31</u>	<u>4</u>	<u>144</u>	<u>4</u>	<u>2 & 2</u>	<u>352</u>	<u>346</u>	<u>174</u>	<u>172</u>
<u>32</u>	<u>4</u>	<u>144</u>	<u>8</u>	<u>2 & 2</u>	<u>352</u>	<u>344</u>	<u>174</u>	<u>170</u>
<u>33</u>	<u>4</u>	<u>144</u>	<u>16</u>	<u>2 & 2</u>	<u>352</u>	<u>340</u>	<u>172</u>	<u>168</u>
<u>34</u>	<u>4</u>	<u>144</u>	<u>32</u>	<u>2 & 2</u>	<u>352</u>	<u>332</u>	<u>168</u>	<u>164</u>
<u>35</u>	<u>4</u>	<u>144</u>	<u>0</u>	<u>8 & 8</u>	<u>352</u>	<u>336</u>	<u>176</u>	<u>160</u>
<u>36</u>	<u>4</u>	<u>144</u>	<u>4</u>	<u>8 & 8</u>	<u>352</u>	<u>334</u>	<u>174</u>	<u>160</u>
<u>37</u>	<u>4</u>	<u>144</u>	<u>8</u>	<u>8 & 8</u>	<u>352</u>	<u>332</u>	<u>174</u>	<u>158</u>
<u>38</u>	<u>4</u>	<u>144</u>	<u>16</u>	<u>8 & 8</u>	<u>352</u>	<u>328</u>	<u>172</u>	<u>156</u>
<u>39</u>	<u>4</u>	<u>144</u>	<u>32</u>	<u>8 & 8</u>	<u>352</u>	<u>320</u>	<u>168</u>	<u>152</u>
<u>40</u>	<u>2</u>	<u>144</u>	<u>0</u>	<u>0 & 0</u>	<u>704</u>	<u>704</u>	<u>352</u>	<u>352</u>
<u>41</u>	<u>2</u>	<u>144</u>	<u>4</u>	<u>0 & 0</u>	<u>704</u>	<u>702</u>	<u>350</u>	<u>352</u>
<u>42</u>	<u>2</u>	<u>144</u>	<u>8</u>	<u>0 & 0</u>	<u>704</u>	<u>700</u>	<u>350</u>	<u>350</u>

Slot Format #	Spreading Factor	Midamble length (chips)	N_{TFCI} (bits)	$N_{\text{SS}} \& N_{\text{TPC}}$ (bits)	Bits/slot	$N_{\text{Data/Slot}}$ (bits)	$N_{\text{data/data field(1)}}$ (bits)	$N_{\text{data/data field(2)}}$ (bits)
43	2	144	16	0 & 0	704	696	348	348
44	2	144	32	0 & 0	704	688	344	344
45	2	144	0	2 & 2	704	700	352	348
46	2	144	4	2 & 2	704	698	350	348
47	2	144	8	2 & 2	704	696	350	346
48	2	144	16	2 & 2	704	692	348	344
49	2	144	32	2 & 2	704	684	344	340
50	2	144	0	16 & 16	704	672	352	320
51	2	144	4	16 & 16	704	670	350	320
52	2	144	8	16 & 16	704	668	350	318
53	2	144	16	16 & 16	704	664	348	316
54	2	144	32	16 & 16	704	656	344	312
55	1	144	0	0 & 0	1408	1408	704	704
56	1	144	4	0 & 0	1408	1406	702	704
57	1	144	8	0 & 0	1408	1404	702	702
58	1	144	16	0 & 0	1408	1400	700	700
59	1	144	32	0 & 0	1408	1392	696	696
60	1	144	0	2 & 2	1408	1404	704	700
61	1	144	4	2 & 2	1408	1402	702	700
62	1	144	8	2 & 2	1408	1400	702	698
63	1	144	16	2 & 2	1408	1396	700	696
64	1	144	32	2 & 2	1408	1388	696	692
65	1	144	0	32 & 32	1408	1344	704	640
66	1	144	4	32 & 32	1408	1342	702	640
67	1	144	8	32 & 32	1408	1340	702	638
68	1	144	16	32 & 32	1408	1336	700	636
69	1	144	32	32 & 32	1408	1328	696	632

6.2.2.4.2 Time slot formats for 8PSK

The Downlink and the Uplink timeslot formats are described together in the following table.

Table: Timeslot formats for 8PSK modulation

Slot Format #	Spreading Factor	Midamble length (chips)	N_{TFCI} (bits)	$N_{\text{SS}} \& N_{\text{TPC}}$ (bits)	Bits/slot	$N_{\text{Data/Slot}}$ (bits)	$N_{\text{data/data field(1)}}$ (bits)	$N_{\text{data/data field(2)}}$ (bits)
0	1	144	0	0 & 0	2112	2112	1056	1056
1	1	144	6	0 & 0	2112	2109	1053	1056
2	1	144	12	0 & 0	2112	2106	1053	1053
3	1	144	24	0 & 0	2112	2100	1050	1050
4	1	144	48	0 & 0	2112	2088	1044	1044
5	1	144	0	3 & 3	2112	2106	1056	1050
6	1	144	6	3 & 3	2112	2103	1053	1050
7	1	144	12	3 & 3	2112	2100	1053	1047
8	1	144	24	3 & 3	2112	2094	1050	1044
9	1	144	48	3 & 3	2112	2082	1044	1038
10	1	144	0	48 & 48	2112	2016	1056	960
11	1	144	6	48 & 48	2112	2013	1053	960
12	1	144	12	48 & 48	2112	2010	1053	957
13	1	144	24	48 & 48	2112	2004	1050	954
14	1	144	48	48 & 48	2112	1992	1044	948
15	16	144	0	0 & 0	132	132	66	66
16	16	144	6	0 & 0	132	129	63	66
17	16	144	12	0 & 0	132	126	63	63
18	16	144	24	0 & 0	132	120	60	60
19	16	144	48	0 & 0	132	108	54	54
20	16	144	0	3 & 3	132	126	66	60
21	16	144	6	3 & 3	132	123	63	60
22	16	144	12	3 & 3	132	120	63	57
23	16	144	24	3 & 3	132	114	60	54

<u>Slot Format #</u>	<u>Spreading Factor</u>	<u>Midamble length (chips)</u>	<u>N_{TFCI} (bits)</u>	<u>N_{SS} & N_{TPC} (bits)</u>	<u>Bits/slot</u>	<u>N_{Data/Slot} (bits)</u>	<u>N_{data/data field(1)} (bits)</u>	<u>N_{data/data field(2)} (bits)</u>
<u>24</u>	<u>16</u>	<u>144</u>	<u>48</u>	<u>3 & 3</u>	<u>132</u>	<u>102</u>	<u>54</u>	<u>48</u>

|